

**Abstract of CN1199965**

The STM-1 multiplexer includes the first cross unit for the crossed connection of input signal, delay unit connected to the first cross unit to delay its data stream for a period, branch unit as interface for local business, plug-in unit for duplexing the data stream from both the branch unit and the delay unit, the second cross unit for the signal from the plug-in unit, and master control unit to control other units. The present invention realizes plug-in multiplex with crossed connection function simply and has powerful networking flexibility.

[19]中华人民共和国专利局

[51]Int.Cl<sup>6</sup>

H04J 3/17



## [12] 发明专利申请公开说明书

[21] 申请号 97108914.0

[43]公开日 1998 年 11 月 25 日

[11] 公开号 CN 1199965A

[22]申请日 97.5.17

[71]申请人 深圳市华为技术有限公司

地址 518057 广东省深圳市科技园科发路华为用  
服中心赵伊转

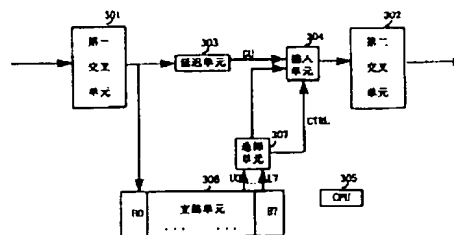
[72]发明人 黄耀旭 段 勇

权利要求书 2 页 说明书 6 页 附图页数 4 页

[54]发明名称 光同步数字传输设备的分插复用器

[57]摘要

一种 STM-1 分插复用器。包括对输入信号进行交叉连接的第一交叉单元，与第一交叉单元相连的将来自第一交叉单元的数据流延迟一段时间的延迟单元及作为本地业务上下路接口的支路单元，完成来自支路单元和延迟单元的数据流复接过程的插入单元，对插入单元复接后的信号进行交叉连接的第二交叉单元，以及对各单元起协调、控制作用的主控单元。本发明很简明地实现了带交叉连接功能的分插复用，电路简单，并具有很强的组网灵活性。



(BJ)第 1456 号

## 权 利 要 求 书

---

- 1、一种 STM-1 分插复用器，包括：对输入信号进行交叉连接的第一交叉单元（301），与所述第一交叉单元（301）相连的将来自所述第一交叉单元（301）的数据流延迟一段时间的延迟单元（303）及作为本地业务上下路接口、完成 PDH 信号和 SDH 内虚容器（VC）的映射和解映射的支路单元（306），与所述支路单元（306）以及所述延迟单元（303）相连、完成来自所述支路单元（306）和来自所述延迟单元（303）的数据流的复接过程的插入单元（304），与所述插入单元（304）相连、对所述插入单元（304）复接后的信号进行交叉连接的第二交叉单元（302），以及对各所述单元起协调、控制作用的主控单元（305）。
- 2、如权利要求 1 所述 STM-1 分插复用器，其特征在于：所述支路单元（306）包括至少一个支路盘，所述 STM-1 分插复用器还包括选择单元（307）将每个所述支路盘形成的上行信号复接后再送往所述插入单元（304）。
- 3、如权利要求 2 所述 STM-1 分插复用器，其特征在于：所述选择单元（307）包括存储控制信息的存储器（401），与 said 存储器（401）及所述支路单元（306）中各个所述支路盘相连的选择电路（402），以及与 said 存储器

( 401 ) 各输出端相连、产生所述插入单元 ( 304 ) 所需控制信号的逻辑门电路 ( 404 ) 。

- 4、如权利要求 3 所述 STM-1 分插复用器，其特征在于：所述存储器 ( 401 ) 为一 FIFO 寄存器。
- 5、如权利要求 3 所述 STM-1 分插复用器，其特征在于：所述选择单元 ( 307 ) 还包括产生所述存储器读地址的计数器 ( 403 ) 。
- 6、如权利要求 5 所述 STM-1 分插复用器，其特征在于：所述存储器 ( 401 ) 为一双口 RAM 。
- 7、如权利要求 4 或 6 所述 STM-1 分插复用器，其特征在于：所述选择电路 ( 402 ) 为一个三态门。
- 8、如权利要求 7 所述 STM-1 分插复用器，其特征在于：所述逻辑门电路 ( 404 ) 为一与门。
- 9、如权利要求 1 或 2 所述 STM-1 分插复用器，其特征在于：所述插入单元 ( 304 ) 为基于时隙选择功能的二选一电路。
- 10、如权利要求 1 或 2 所述 STM-1 分插复用器，其特征在于：所述延迟单元 ( 303 ) 的延迟时间为 3 ~ 12 比特。

## 说明书

---

### 光同步数字传输设备的分插复用器

本发明涉及 155Mbit/s 光同步数字传输系统 SDH 中的分插复用器。

SDH 是新一代的光纤传输系统，用 SDH 节点可形成自愈环网等多种拓扑结构，具有优越的组网性能。但现有的 155Mb/s（即 STM-1）传输节点实现方案中在实现分插复用时通常存在如下不足：弱交叉或无交叉功能，从而影响了 SDH 传输节点充分发挥其组网的优越性。附图 1 示出一种采用 PMC 公司芯片以实现带有交叉功能的分插复用内核的方案，由于该方案需要采用两片型号为 PMC5361 的支路净荷处理芯片 101 以使来自支路的信号 TU-入、TD-入与群路信号 GU、GD 实现对齐，并需要四片型号为 PMC5371 的交叉单元 102 以实现交叉功能，电路冗余且价格昂贵。

本发明的目的在于提供一种克服了上述缺点，实现方式简明、成本较低的具有交叉功能的 STM-1 分插复用器。

为实现上述目的，本发明 STM-1 分插复用器包括第一交叉单元，与所述第一交叉单元相连的支路单元、延迟单元，与所述支路单元以及所述延迟单元相连的插入单元，与所述插入单元相连的第

二交叉单元，以及对各所述单元起协调、控制作用的主控单元。来自群路的输入信号经所述第一交叉单元交叉连接后同时送给所述延迟单元和所述支路单元，作为本地业务上下路接口的所述支路单元完成 PDH 信号和 SDH 内虚容器（VC）的映射和解映射，所述支路单元形成的上行数据流在所述插入单元中完成与经所述延迟单元延迟后的信号的复接过程，经过数据复接的数据流经所述第二交叉单元交叉连接后输出。

所述支路单元包括至少一个支路盘，所述 STM-1 分插复用器还包括接在所述支路单元和所述插入单元之间、对各个所述支路盘形成的上行信号进行复接的选择单元。

本发明在 STM-1 分插复用器中很简明地实现了带交叉连接功能的分插复用，与附图 1 所示方案相比其电路简单，节约了两片 PMC5361 及 PMC5371，成本大大降低；输入信号经第一交叉单元交叉连接后再送往支路单元，给支路单元带来了很大的灵活性，支路单元可以安装 1.5M、2M、34M、140M 和 150M 支路盘；信号输出时经第二交叉单元再次交叉，便于实现业务调配，而且在本方案用于双纤环网时，给合并保护通道和业务带来很大的灵活性；此外，因为本发明 STM-1 分插复用器具有交叉功能，从而提高了本节点的组网灵活性，并可应用于树形、HUB 形等复杂拓扑结构。

现结合附图详细说明本发明 STM-1 分插复用器的实施例。附图说明如下：

图 1 为现有技术中利用 PMC 公司芯片实现带交叉功能的

STM-1 分插复用器的一个实施例的示意图；

图 2 为定义双纤环网中信号方向的示意图；

图 3 为本发明 STM-1 分插复用器第一实施例的结构框图；

图 4 为图 3 中所示选择单元的电路示意图；

图 5 为本发明第二实施例的结构框图。

图 2 示出 SDH 系统中常见的利用分插复用器组成的双纤环网，对于每个节点，都有两根光纤入、两根光纤出，定义沿顺时针方向传输的数据流为 u-向，沿逆时针方向传输的数据流为 d-向（下同）。

图 3 为本发明第一实施例的结构框图。如图 3 所示，本发明 STM-1 分插复用器包括第一交叉单元 301、第二交叉单元 302、延迟单元 303、插入单元 304、支路单元 306、选择单元 307 以及 CPU305。CPU305 对各单元起协调、控制作用。第一交叉单元 301 和第二交叉单元 302 均采用芯片 PMC5371，该芯片采用时分交换技术，提供基于时隙的交叉功能，来自群路的 STM-1 数据流在第一交叉单元 301 中完成交叉，交叉后的数据一路送给延迟单元 303，另一路直接下往支路单元 306；支路单元 306 作为本地业务上下路的接口单元，接收下行 STM-1 数据流，完成 PDH 信号和 SDH 内 VC 的映射和解映射，本实施例中，支路单元有 8 个支路盘  $B_i$  ( $i=0\sim7$ )，在最大容量制约下可以混装 1 个～8 个 1.5M、2M、34M、140M 或 155M 支路盘，每个支路盘  $B_i$  ( $i=0\sim7$ ) 形成一路充满/未充满的 155Mbit/s 上行数据流送给选择单元 307；选择单元 307 完成信号的复接，将 8 路来自各个支路盘  $B_i$  ( $i=0\sim7$ ) 的上行

信号复接为一路送给插入单元 304；因为在支路单元的处理过程中，STM-1 数据流中 STM 识别符 C1 字节被延迟，所以第一交叉单元输出的数据流需经延迟单元 303 延迟 X 比特后（X 取值范围为 3 ~ 12）送给插入单元 304；插入单元 304 是基于时隙选择功能的二选一选择器，在选择单元 307 产生的控制信号 CTRL 控制下完成延迟后的信号 GU 与支路上行信号的复接过程；经插入单元 304 复接后的 STM-1 数据流送给第二交叉单元 302，再次交叉连接后输出到群路。

图 4 示出图 3 中所示选择单元 307 的电路图。如图所示，选择单元 307 包括双口 RAM401、8 个三态门 402、计数器 403 和与门 404，计数器 403 从 0 到 269 循环计数，作为双口 RAM 的读地址 A0 ~ A8；双口 RAM401 内配置内容由 CPU305 写入；在选择单元 307 复接来自各个支路盘的信号时，读信号 RD 接地，双口 RAM 工作于只读态，依次读出 CPU305 写入的配置内容  $D_j$ （ $j=0\sim7$ ）， $D_j$ （ $j=0\sim7$ ）作为各个三态门 402 的控制信号，控制任一时刻只有一个三态门处于“通”状态，即 8 路来自各个支路盘  $B_i$ （ $i=0\sim7$ ）的信号  $U_k$ （ $k=0\sim7$ ）中只有一路可以通过三态门 402 输出到插入单元 304，例如，D0 为“0”时，D0 控制的三态门导通，信号  $U_0$  送给插入单元 304，从而完成对各支路盘上行信号的复接及支路信号的正确选择插入；同时， $D_j$ （ $j=0\sim7$ ）送给与门 404，得到插入单元 304 中二选一选择器的控制信号 CTRL 送给插入单元 304，当信号 CTRL 为低电平时，插入单元 304 输出来自选择单元



307 的上行数据流，反之则输出来自延迟单元 303 的数据流 GU。

参见图 5，该图示出本发明第二实施例的结构框图。由图可见，本发明用于双纤环网时，两路分别为 U-向入、D-向入的输入信号经第一交叉单元交叉连接后分别送给延迟单元 303A、303B，同时送给支路单元 306，支路单元 306 处理后，每个支路盘 Bi（I=0~7）输出两路充满/未充满的分别为 U-向、D-向的 STM-1 上行数据流，由选择单元 307 复接成两路 STM-1 上行数据流送给插入单元，延迟单元 303A、303B 将输入其的信号延迟 X 比特后得到数据流 U-GU 和 D-GU 送给插入单元 304，插入单元 304 完成来自支路单元的上行数据流和来自延迟单元的数据流的复接过程，得到两路分别为 U-向、D-向的 STM-1 数据流由第二交叉单元 302 交叉连接后输出。需要说明一下，此时插入单元 304 包括两个相同的二选一选择器 304A、304B 分别处理两个方向 U-向、D-向的群路与支路复接过程，选择单元 307 中的双口 RAM、三态门 402、与门 404 数目相应加倍并分为两组（图中未示出）以处理来自各个支路盘的 U-向和 D-向信号的复接过程。

以上虽已结合实施例描述了本发明，但显然本发明的保护范围并不局限于此，本领域的技术人员还可能作出种种显而易见的变动，例如：可以用 FIFO 寄存器代替选择单元 307 中的双口 RAM401，此时省去计数器 403，对双口 RAM 的地址操作改为对 FIFO 寄存器的时钟操作，时钟信号由本地节点提供；三态门 402 的控制信号 D0、D1...D7 可设为高电平有效，此时产生插入单元 304 控

制信号 CTRL 的与门改为或门；改变支路单元中的支路盘数目，等等。因此，本发明的保护范围由权利要求书确定。

说明书附图

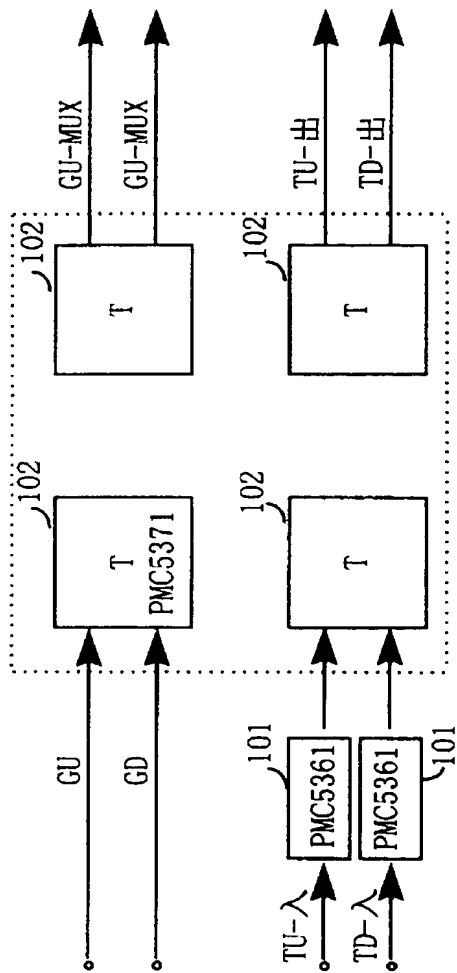


图 1

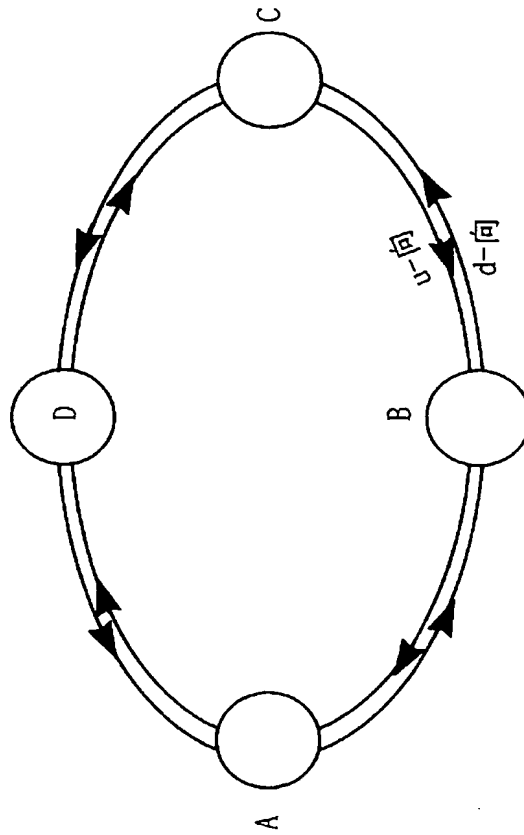


图 2

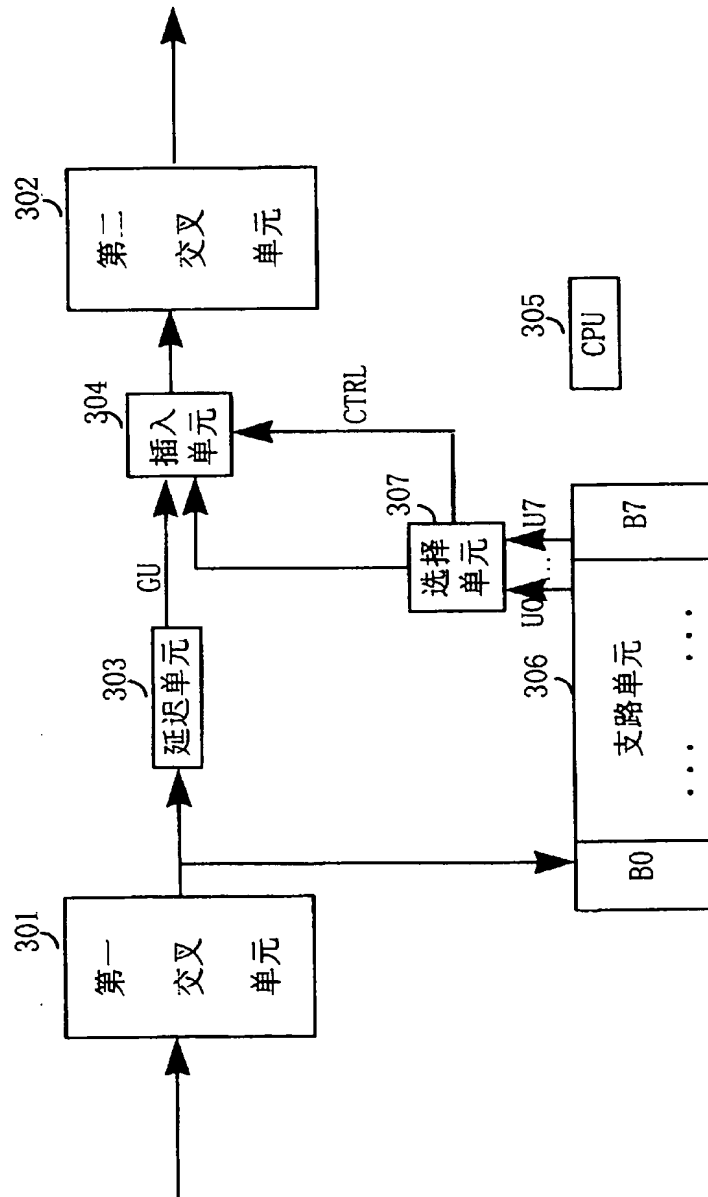


图 3

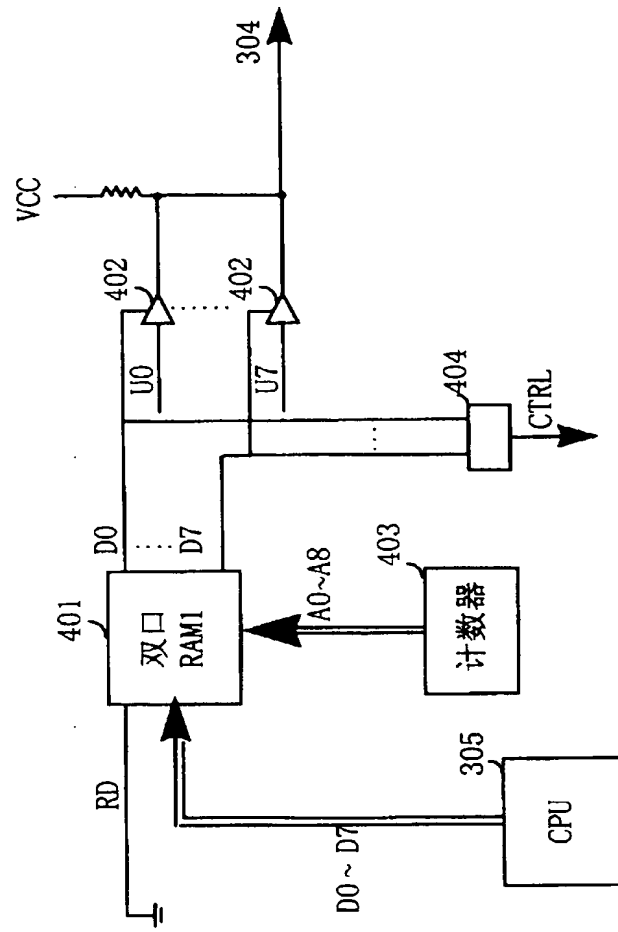


图 4

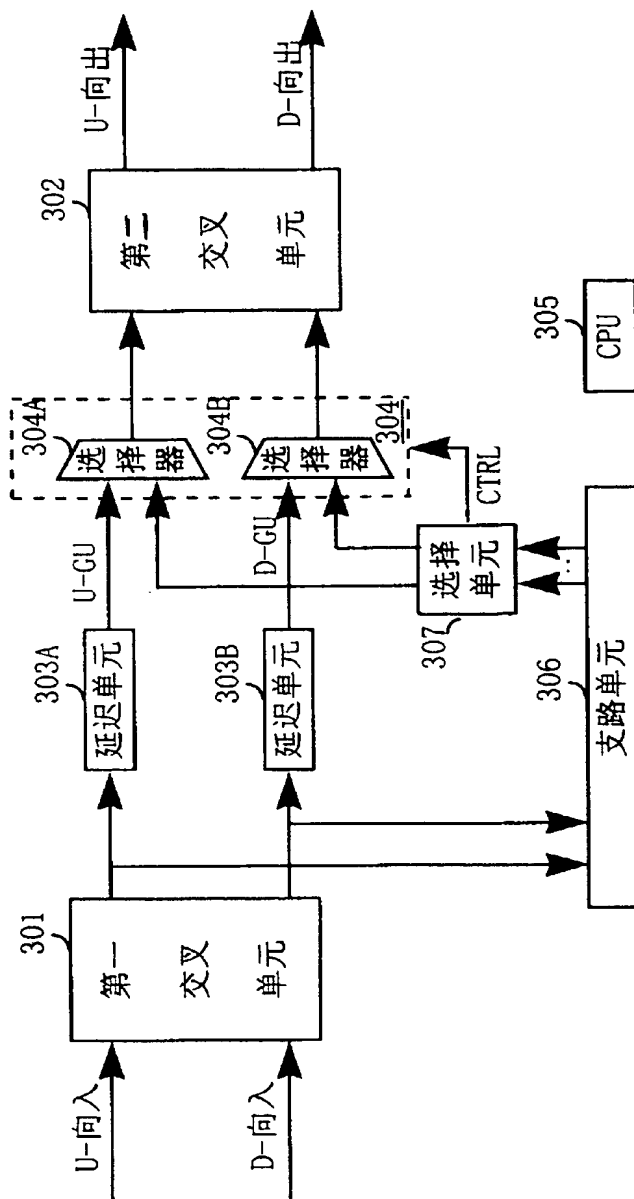


图 5